

EL DRIVING DEVICE

Publication number: JP5035207

Publication date: 1993-02-12

Inventor: SATO YOSHIHIDE

Applicant: FUJI XEROX CO LTD

Classification:

- international: G09F9/30; G09F13/22; G09G3/30; G09F9/30;
G09F13/22; G09G3/30; (IPC1-7): G09F9/30;
G09F13/22; G09G3/30

- European:

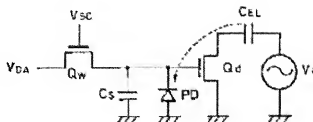
Application number: JP19910216566 19910802

Priority number(s): JP19910216566 19910802

[Report a data error here](#)

Abstract of JP5035207

PURPOSE: To realize the brightness modulation of an EL light emitting element which is linearly proportional to a gradation data voltage. **CONSTITUTION:** A capacitor C_s for storage is discharged with a photocurrent generated by making the emitting light of the EL light emitting element CEL incident on a photodiode PD connected in parallel to the capacitor C_s for storage and the gate voltage of a switching element Qd which controls the light emission of the EL light emitting element CEL is decreased to control the light emission time, thereby imposing the brightness modulation which is linearly proportional to the gradation voltage applied as the gate voltage.



Data supplied from the [esp@cenet](#) database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-35207

(43) 公開日 平成 5 年 (1993) 2 月 12 日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F 1	技術表示箇所
G 0 9 G 3/30	Z	9176-5G		
G 0 9 F 9/30	3 6 5 C	7926-5G		
13/22	M	7319-5G		

審査請求 未請求 請求項の数 4 (全 8 頁)

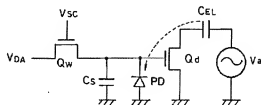
(21) 出願番号	特願平3-216566	(71) 出願人	000005496 富士ゼロックス株式会社 東京都港区赤坂三丁目 3 番 5 号
(22) 出願日	平成 3 年 (1991) 8 月 2 日	(72) 発明者	佐藤 嘉秀 神奈川県老名市本郷2274番地 富士ゼロ ックス株式会社海老名事業所内
		(74) 代理人	弁理士 阪本 清孝 (外 1 名)

(54) 【発明の名称】 E L 駆動装置

(57) 【要約】

【目的】 E L 駆動装置において、階調データ電圧に対して線形的に比例した E L 発光素子の輝度変調を得る。

【構成】 蓄積用コンデンサに並列に接続されたフォトダイオードに E L 発光素子の発光光が入射することにより生じる光電流で前記蓄積用コンデンサの放電を行ない、E L 発光素子の発光を制御するスイッチング素子のゲート電圧を低下させて発光時間を制御し、ゲート電圧として印加される階調電圧に対して線形的に比例した輝度変調を行なう。



1

【特許請求の範囲】

【請求項1】 発光信号に応じて蓄積用コンデンサを充電する第1のスイッチング素子と、前記蓄積用コンデンサからのゲート電圧にに応じたスイッチング動作によりE.L.発光素子の発光を制御する第2のスイッチング素子とを具備するE.L.駆動装置において、前記蓄積用コンデンサにフォトダイオードを並列に接続すると共に、該フォトダイオードは前記E.L.発光素子の発光光を受けるように配置されるように構成し、E.L.発光素子の発光光による光電流で前記蓄積用コンデンサの放電を行ない、前記第2のスイッチング素子のゲート電圧を低下させてE.L.発光素子の発光時間を制御することを特徴とするE.L.駆動装置。

【請求項2】 第1のスイッチング素子、第2のスイッチング素子、E.L.発光素子、フォトダイオードは、それぞれ同一基板上に薄膜プロセスで形成する積層構造とした請求項1記載のE.L.駆動装置。

【請求項3】 第1のスイッチング素子及び第2のスイッチング素子の半導体活性層、フォトダイオードの光電変換層は、アモルファスシリコン層で形成する請求項2記載のE.L.駆動装置。

【請求項4】 E.L.発光素子の積層面に直交する端面からの発光光は、絶縁層を介してフォトダイオードに直接入射するよう形成する請求項2記載のE.L.駆動装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、E.L. (エレクトロルミネッセンス) 発光素子とスイッチング素子とを組み合わせて構成され、アクティブマトリックス型E.L.表示装置や電子式印字装置の露光系に用いられるE.L.駆動装置に関し、特にE.L.発光素子の輝度変調の制御が容易なE.L.駆動装置の構造に関するものである。

【0002】

【従来の技術】 アクティブマトリックス型E.L.表示装置やE.L.発光素子アレイとして従来使用されているE.L.駆動装置の1ビット分の等価回路を図6に示す。このE.L.駆動装置は、第1のスイッチング素子Q_W (TFT) と、該スイッチング素子Q_W のソース端子側に一方の端子を接続する蓄積用コンデンサC_s と、ゲート端子が前記第1のスイッチング素子Q_W のソース端子に接続され、且つソース端子が前記蓄積用コンデンサC_s の他方の端子に接続されている第2のスイッチング素子Q_d (TFT) と、一方の端子が第2のスイッチング素子Q_d のドレイン端子に接続され、且つ他方の端子がE.L.駆動電源V_a に接続されているE.L.発光素子CELとから構成されている。

【0003】 前記第1のスイッチング素子Q_W はゲート端子に印加されるスイッチング信号線Yからの走査電圧V_{sc}パルスに応じてオンし、この第1のスイッチング素子Q_W のオン・オフにより情報信号線Xからのデータ電

2

圧V_{DA}に応じて蓄積用コンデンサC_s にデータを書き込むようになっている。そして、第2のスイッチング素子Q_d は、前記蓄積用コンデンサC_s に前記データ電圧V_{DA}が書き込まれたとき、該電圧がゲート端子に印加されることによりオンし、E.L.駆動電源V_a によりE.L.発光素子CELを発光させるようになっている。また、データ電圧V_{DA}が(L)になると、蓄積用コンデンサC_s に蓄積された電荷は、第1のスイッチング素子Q_W のオフ電流で放電される。

【0004】 E.L.発光素子CELは、第1の電極、絶縁層、発光層、絶縁層、第2の電極を順次積層した薄膜プロセスで形成される。このE.L.発光素子CELの輝度Iは、例えば発光層としてZnS:Mnを使用すると、図7に示すように、交流の駆動電圧V_a に対して、発光しきい値電圧V_{TEL}以下で非発光輝度I_{OFF}以下となり、これより変調電圧V_{VOD}だけ高いところの発光時電圧V_{PK}で所望の表示輝度I_{ON}を得る。また、駆動周波数に対する輝度特性は、図8に示すように、700Hz程度までは発光回数に直線的に比例する。E.L.発光素子CELは印加される交流電源の極性が反転する際に発光するので、前記スイッチング素子Q_d の導通 (オン) 時間を調整すれば発光回数を制御することができる。

【0005】 図6において、データ電圧V_{DA}は書き込み用の第1のスイッチング素子Q_W のオン動作により蓄積用コンデンサC_s に充電されて保持される。この電圧がE.L.駆動用の第2のスイッチング素子Q_d のゲート電圧V_G として作用し、該スイッチング素子Q_d のオン/オフを制御する。このゲート電圧V_G により、E.L.発光素子CELの輝度は発光時電圧V_{PK}において図9のような特性となる。すなわち、第2のスイッチング素子Q_d のゲート端子にかかるゲート電圧V_G (I) は、図10 (a) に示すように、階調データ電圧V_{DA}による蓄積用コンデンサC_s への書き込み直後のゲート電圧V_{G0}から第1のスイッチング素子Q_W のオフ電流による放電により減衰する曲線で表わされる。そして、スイッチング素子Q_d が非導通 (オフ) となるしきい値ゲート電圧 (非発光最大ゲート電圧) V_{th2}になるまでにはt₁ 時間を要することとなり、この期間内でスイッチング素子Q_d が導通 (オン) 状態となりE.L.発光素子CELに駆動電圧V_a (V_{pk} sin ωt) (図11 (b)) が印加される。従って、蓄積用コンデンサC_s に書き込むための階調データ電圧V_{DA}を変化させればE.L.駆動時間t₁ が変化し、E.L.駆動時間t₁ 期間内での発光回数が制御ができ、E.L.発光素子CELの階調表示を得ることができる。

【0006】

【発明が解決しようとする課題】 上記のようなE.L.駆動装置によれば、例えば1ラインを形成するE.L.イメージパの1ビットにおいて、各ラインでの階調データ電圧V_{DA}が相違するので、放電電流が不安定であり、また、蓄積用コンデンサC_s の保持電圧より階調データ電圧V

3

DAが高くなる場合もあり、この場合、逆に充電されてしまいゲート電圧V_G(I)がオフになるまでの期間t₁を制御できないという問題点があった。

【0007】そこで、本発明者は、図11に示すように、第2のスイッチング素子Q_dのゲート端子側に、蓄積用コンデンサC_sと並列に接続される放電抵抗Rを設けることにより、蓄積用コンデンサC_sに蓄積された電荷を放電抵抗Rを介して放電させ、E_L発光素子C_{EL}の発光を制御する第2のスイッチング素子Q_dについての安定したオン期間を得ることができる構成を提案した。

【0008】しかしながら、この構成によれば、第2のスイッチング素子Q_dのオン/オフを制御するゲート電圧V_G(I)は、図10(a)の点線で示されるように、蓄積コンデンサC_sの容量と放電抵抗Rとの時定数C_sRで減衰するため、立ち下がり急な曲線となり、E_L駆動時間t₁とE_L発光素子C_{EL}の発光回数が線形の対応とならず、階調データ電圧V_{DA}に比例したE_L発光素子C_{EL}の発光回数が得られないという問題点があった。

【0009】本発明は上記実情に鑑みてなされたもので、階調データ電圧に対して線形的に比例したE_L発光素子の輝度変調を得ることができるE_L駆動装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記従来例の問題点を解消するため請求項1のE_L駆動装置は次のように構成されている。発光信号に応じて蓄積用コンデンサを充電する第1のスイッチング素子と、前記蓄積用コンデンサからのゲート電圧に応じたスイッチング動作によりE_L発光素子の発光を制御する第2のスイッチング素子とを具備している。前記蓄積用コンデンサにフォトダイオードを並列に接続すると共に、該フォトダイオードは前記E_L発光素子の発光光を受けるように配置されるように構成している。そして、E_L発光素子の発光光による光電流で前記蓄積用コンデンサの放電を行ない、前記第2のスイッチング素子のゲート電圧を低下させてE_L発光素子の発光時間を制御する。

【0011】請求項2の発明は、請求項1記載のE_L駆動装置において、第1のスイッチング素子、第2のスイッチング素子、E_L発光素子、フォトダイオードは、それぞれ同一基板上に薄膜プロセスで形成される積層構造とする。

【0012】請求項3の発明は、請求項2記載のE_L駆動装置において、第1のスイッチング素子及び第2のスイッチング素子の半導体活性層、フォトダイオードの光電変換層は、アモルファスシリコン層で形成している。

【0013】請求項4の発明は、請求項2記載のE_L駆動装置において、E_L発光素子の積層面に直交する端面からの発光光は、絶縁層を介してフォトダイオードに直接入射するよう形成している。

【0014】

4

【作用】請求項1記載の発明によれば、蓄積用コンデンサに並列に接続されたフォトダイオードにE_L発光素子の発光光が入射することにより生じる光電流で前記蓄積用コンデンサの放電を行ない、第2のスイッチング素子のゲート電圧を低下させてE_L発光素子の発光時間を制御し、ゲート電圧として印加される階調電圧に対して線形的に比例した輝度変調を行なう。

【0015】請求項2記載の発明によれば、請求項1記載のE_L駆動装置において、第1のスイッチング素子、第2のスイッチング素子、E_L発光素子、フォトダイオードを薄膜積層構造としたので、同一基板上に薄膜プロセスで形成することができ、大面積化を図ることができる。

【0016】請求項3記載の発明によれば、請求項2記載のE_L駆動装置において、第1のスイッチング素子及び第2のスイッチング素子の半導体活性層、フォトダイオードの光電変換層としてアモルファスシリコンを用いることにより、特性がよく且つ製造が容易な大面積デバイスを得ることができる。

【0017】請求項4記載の発明によれば、請求項2記載のE_L駆動装置において、E_L発光素子の積層面に直交する端面からの発光光は、絶縁層を介してフォトダイオードに直接入射するよう形成することにより、フォトダイオードに光電流を生じさせて蓄積用コンデンサの放電を行なうことができる。

【0018】

【実施例】本発明の一実施例について図1を参照しながら説明する。図1は本発明の実施例に係るE_L駆動装置の簡易等価回路図であり、マトリクス型E_L表示装置やE_L発光素子アレイの1ビット分を示すものである。第1のスイッチング素子Q_wは、ドレイン側の情報信号線Xにデータ電圧V_{DS}が供給されるように構成され、ソース側には一端が接地された蓄積用コンデンサC_sが接続されている。また、第1のスイッチング素子Q_wのソース側には、アノード側が接地されたフォトダイオードPDのカソード側が接続されている。第1のスイッチング素子Q_wのゲートに接続されたスイッチング信号線Yには、走査電圧V_{GS}が印加されるようになっている。また、第1のスイッチング素子Q_wのソース側は第2のスイッチング素子Q_dのゲートに接続されている。

従って、第2のスイッチング素子Q_dのゲート端子とグラウンドとの間に、蓄積用コンデンサC_sとフォトダイオードPDとが互いに並列に接続されるよう構成されている。第2のスイッチング素子Q_dのドレイン側には、E_L発光素子CEL及びE_L駆動電源V_a (V_a = V_{psk}in ω t) が直列に接続され、第2のスイッチング素子Q_dのソース側は接地されているので、第2のスイッチング素子Q_dを介してE_L発光素子CELに交流のE_L駆動電源V_aが印加するようになっている。

【0019】次に上述の1ビットの駆動回路の動作につ

いて、発光動作の最小単位である1フレーム期間tFRのタイミングチャートを示す図2(a)ないし(f)を参照しながら説明する。フレーム期間tFRは、スイッチング信号線Yに印加される走査電圧パルスの立ち上がりから次の走査電圧パルスの立ち上がりまでの期間である。第1のスイッチング素子Qwのゲートに接続されたスイッチング信号線Yに走査電圧Vsc(走査電圧Vsc)が印加されると、第1のスイッチング素子Qwが導通(オン)状態となる。これよりやや早く情報信号線Xにはデータ電圧Vdata(データ電圧Vdata)が印加され、前記走査電圧Vscのパルス幅に対応する時間において第1のスイッチング素子Qwのオン抵抗(Ron)を通して蓄積用コンデンサCsが充電される(ta期間)。このとき、ゲート電圧VGとして作用する蓄積用コンデンサCsの両端の電圧は、 $Vdata \cdot 1 - \exp(-t/\tau)$ にしたがって変化する($\tau = Ron \cdot Cs$)。また、データ電圧Vdataのパルス幅は、走査電圧Vscのパルス幅より広く設定されている。スイッチング信号線Yに印加される電圧が0となると、第1のスイッチング素子Qwは遮断(オフ)状態になり、データ電圧Vdataまで充電されている蓄積用コンデンサCsの電圧は、第1のスイッチング素子Qwのゲート、ソース間容量によるフォードスルーにより電圧降下して電圧Vgとなる。ゲート電圧Vgが非発光最大ゲート電圧Vgh2以上であれば第2のスイッチング素子Qdは導通(オン)状態となり、走査電圧Vscが立ち上がった後、E.L.発光素子CELにE.L.駆動電圧Vaを印加してE.L.発光素子CELを発光させる。図1の簡易等価回路においては、E.L.発光素子CELへのE.L.駆動電圧Vaの印加が走査電圧Vscの立ち上がりに同期させるための制御回路が省略されている。

【0020】E.L.発光素子CELが発光すると、その発光光がフォトダイオードPDに入射し、明電流(光電流)Ipを発生させて前記蓄積用コンデンサCsに蓄積された電荷を放電させる。そして、この放電によりゲート電圧Vgが低下し、E.L.発光素子CELが非発光状態になる電圧Vgh2まで電圧直後の電圧Vgから減衰するまでに要した時間が発光期間tbとなり、その間の駆動電圧Vaの極性反転の回数によりE.L.発光強度(図2(d))が決められる。すなわち、発光期間tb内に何回発光したかにより1フレーム期間tFRにおけるE.L.発光素子CELの輝度が定まる。

【0021】この動作において、蓄積用コンデンサCsに蓄積された電荷は、フォトダイオードPDを介して放電し図11の駆動回路のように時定数に依存することなく略直線状に減衰するので、発光期間tbに比例したE.L.発光強度を得ることができる。また、蓄積用コンデンサCsに蓄積された電荷はデータ電圧Vdataの大きさにより決まると、データ電圧VdataによりE.L.発光強度を変化させて輝度変調を行なわせることができる。すなわち、最大データ電圧のときのゲート電圧VgをVgonと

すると、このVgonからE.L.発光素子CELが非発光状態になるVgh2まで低下する期間を最大表示輝度になるように前記明電流Ipを設定する。従って、明電流Ipは、 $Ip = (Vgon - Vgh2) \times Cs / tFR$ で表わせる。そして、Vgonから発光飽和ゲート電圧Vgh1までの電圧に対応したデータ電圧Vdataを印加すれば、このデータ電圧Vdataに対応するゲート電圧VgからVgh2まで低下する期間がE.L.発光期間tbとなり、表示輝度が変調されて階調表示が可能となる。尚、 $(Vgh1 - Vgh2)$ はできるだけ小さく、また、 $(Vgon - Vgh1)$ は $(Vgh1 - Vgh2)$ に比較して十分大きく設定するほうが望ましい。図2(e)及び図2(f)は、データ電圧Vdataを変化させることにより、ゲート電圧Vgが非発光最大電圧Vgh2まで低下するに要した発光期間tbを制御し、E.L.発光強度を変化させて輝度変調を行なったもので、図2(e)は駆動電圧Vaの全周期が発光期間tbとなる場合であり、図2(f)は駆動電圧Vaの3周期分が発光期間tbに該当する場合である。

【0022】次に、E.L.発光素子CELが非発光時の電流を暗電流Idとすると、これは、フォトダヨイドPD自身の暗電流に外光による電流が加算されたものとして扱える。この外光が使用環境で一定であれば、データ電圧Vdataに暗電流Idを絶対量として抑える必要があれば、暗電流Idによるゲート電圧Vgの変化が1階調レベル以内になるようにすればよい。従って、階調レベルをNGRとすると、許容暗電流Idは次式で表わせる。 $Id = Ip / NGR$

【0023】図3は本発明をm×n個のビット数を有するマトリクス型E.L.表示装置に応用したときの駆動回路を示している。すなわち、図1に示した一素子の駆動回路を上下、左右に複数並べ、左右方向に並んだ各駆動回路のゲートをスイッチング信号線Yに接続し、上下方向に並んだ各駆動回路の情報信号線Xを共通にしたものである。図1と同一部分については、同一符号を付して詳細な説明を省略する。E.L.発光素子CELの一端には交流電源駆動線2を介してE.L.駆動電圧Vaが供給されている。

【0024】次に、E.L.駆動装置の具体的な構造について、図4及び図5を参照して説明する。図4はE.L.駆動装置の1ビットの平面説明図であり、図5は図4のA-A線に対応する断面説明図である。図中、図1と同一構成部分は同一符号を付している。図5では、第1のスイッチング素子Qw及び蓄積用コンデンサCsはあらわれない。E.L.発光素子CELは、ガラス等から成る透明基板10上に、酸化インジウム・スズ(ITO)から成る透明電極11、窒化シリコン(SiNx)から成る第1誘電体層12、ZnS:Mn等から成る発光層13、窒化シリコン(SiNx)から成る第2誘電体層14、クロム(Cr)等の金属から成る背面電極15を順次積層して構成されている。スイッチング素子Qw及びQdは、透

7
明基板10上に、クロム(Cr)等の金属からなるゲート電極21、酸化シリコン(SiNx)からなる絶縁層22、アモルファスシリコン(a-Si)からなる半導体層23、窒化シリコン(SiNx)からなる上部絶縁層24、クロム(Cr)等の金属から成り互に分離して対向するドレイン電極25及びソース電極26を順次積層して構成されている。そして、透明電極11は交流電源駆動線2に、背面電極15は前記ドレイン電極25に接続されている。

【0025】また、EL発光素子CELとスイッチング素子Qdとの間の透明基板10上に、クロム(Cr)等の金属からなるカソード電極31、アモルファスシリコン(a-Si)からなる半導体層32、酸化インジウム・スズ(ITO)等からなるアノード電極33を順次積層して構成されるフォトダイオードPDが形成されている。前記第2誘電体層14は、フォトダイオードPDの保護層を兼用している。フォトダイオードPDのアノード電極33はスイッチング素子Qdのソース電極26に、カソード電極31はスイッチング素子Qdのゲート電極21に接続されている。透明基板10側からフォトダイオードPDへの外光は、カソード電極31で遮光されている。また、透明基板10の背面側は遮光部材で封止され、フォトダイオードPD及びスイッチング素子Q Ψ 及びQdへの外光の入射を防止している。蓄積コンデンサCsは、誘電体層を二つの電極で挟んで構成され、上部電極はスイッチング素子Qdのソース電極26及びグラウンド線に、下部電極はスイッチング素子Q Ψ のドレイン電極及びスイッチング素子Qdのゲート電極21に接続されている。また、EL駆動装置全体はポリイミド等から成る保護膜40により被覆されている。

【0026】次に、図5の断面図にあらわれるEL駆動装置のEL発光素子CEL、スイッチング素子Qd(TFT)、フォトダイオードPDの製造プロセスについて簡単に説明する。透明基板10上に、酸化インジウム・スズ(ITO)を着膜し、フォトリソ工程及びエッチング工程でパターンニングしてEL発光素子CELの透明電極11を形成する。次に、クロム(Cr)を着膜し、フォトリソ工程及びエッチング工程でパターンニングしてスイッチング素子Qdのゲート電極21及びフォトダイオードPDのカソード電極31を形成する。続いてSiNxを着膜してEL発光素子CELの第1誘電体層12及びスイッチング素子Qdの絶縁層22を形成する。

【0027】TFT部において、アモルファスシリコン(a-Si)及び窒化シリコン(SiNx)を順次着膜し、それぞれパターンニングしてスイッチング素子Qdの半導体層23及び上部絶縁層24を形成する。フォトダイオードPD部において、アモルファスシリコン(a-Si)及び酸化インジウム・スズ(ITO)を順次着膜し、それぞれパターンニングしてフォトダイオードPDの半導体層32及びアノード電極33を形成する。

8
【0028】ZnS:Mn層から成る発光層13を透明電極11上方に形成し、該発光層13及び前記アノード電極33を覆うようにSiNxを着膜して第2誘電体層14を形成する。クロム(Cr)を着膜し、フォトリソ工程及びエッチング工程でパターンニングしてEL発光素子CELの背面電極15及びスイッチング素子Qdのドレイン電極25及びソース電極26を形成する。背面側全体にポリイミドを若膜して保護膜40を形成する。上記製造プロセスにおいて、スイッチング素子Qdの半導体活性層23及びフォトダイオードPDの半導体層32とともにアモルファスシリコンで形成されているが、それぞれ0.05 μ m、1 μ mと膜厚が相違するため、同一に着膜することができない。

【0029】上記のようなEL駆動装置の構成によれば、EL発光素子CELの発光層13からの光は、透明基板10側を照射するとともに、EL発光素子の積層面に直交する端面から放射される光は、第2誘電体層14を経由してフォトダイオードPDの端面より入射する。この光により半導体層22中に光電流が生じて前記蓄積コンデンサCsに蓄積された電荷を放電させるように作用する。また、フォトダイオードPDを介して電荷を放電させるため、第1のスイッチング素子Q Ψ のオフ抵抗を大きくすることができ、例えば、その半導体活性層23としてアモルファスシリコン(a-Si)を使用することができ、スイッチング素子Q Ψ 及びQdを同一薄積層プロセス中で形成することができる。また、フォトダイオードPDの半導体層32をスイッチング素子Q Ψ 及びQdの半導体活性層に使用されるアモルファスシリコン(a-Si)で形成したので、製造プロセスの簡略化を図ることができ。

【0030】

【発明の効果】本発明によれば、蓄積コンデンサに並列に接続されたフォトダイオードにEL発光素子の発光光が入射することにより生じる光電流で前記蓄積コンデンサの放電を行ない、第2のスイッチング素子のゲート電圧を低下させるため、前記ゲート電圧が略直線状に減衰するので階調データ電圧に比例した発光回数の制御が可能となり、均一な階調表示を容易に行うことができる。

【図面の簡単な説明】

【図1】 本発明の一実施例に係るEL駆動装置の簡易回路図である。

【図2】 (a)ないし(f)本実施例によるEL駆動装置の動作を説明するためのタイミングチャート図である。

【図3】 本実施例をマトリクス型EL表示装置に応用した場合の駆動回路図である。

【図4】 本実施例のEL駆動装置の平面説明図である。

【図5】 図4のA-A線断面説明図である。

9

【図6】 従来のEL駆動装置の簡易等価回路図である。

【図7】 EL駆動装置における駆動電圧と輝度との関係を示すグラフである。

【図8】 EL駆動装置における駆動周波数と輝度との関係を示すグラフである。

【図9】 EL駆動装置における駆動用スイッチング素子のゲート電圧と輝度との関係を示すグラフである。

【図10】 (a) (b)はEL発光素子の発光動作を説明するためのタイミング図である。

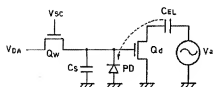
10

【図11】 本発明者が過去に提案したEL駆動装置の簡易等価回路図である。

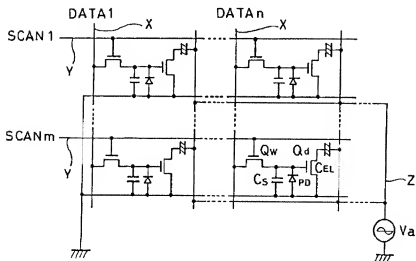
【符号の説明】

10…透明基板、11…透明電極、12…第1誘電体層、13…発光層、14…第2誘電体層、15…背面電極、31…カソード電極、22…半導体層、33…アノード電極、Q_W…第1のスイッチング素子、Q_d…第2のスイッチング素子、CEL…EL発光素子、C_s…蓄積用コンデンサ、PD…フォトダイオード、V_a…EL駆動電源

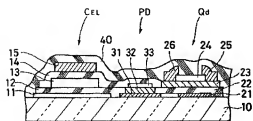
【図1】



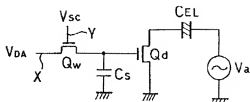
【図3】



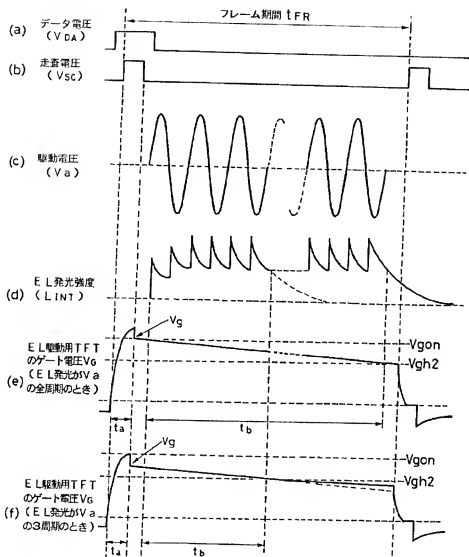
【図5】



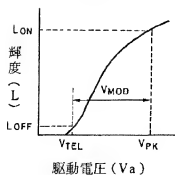
【図6】



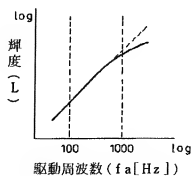
【図2】



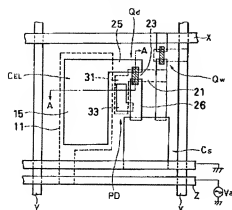
【図7】



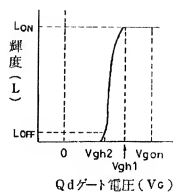
【図8】



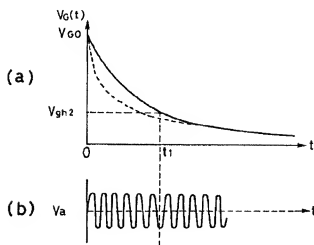
【図4】



【図9】



【図10】



【図11】

